



PTO/SB/21 (04-04)

**TRANSMITTAL
FORM**

(to be used for all correspondence after initial filing)

Application Number	10/773,592
Filing Date	February 6, 2004
First Named Inventor	Pai, Chi Hong
Art Unit	2811
Examiner Name	Not Yet Assigned
Attorney Docket Number	021653-000400US

Total Number of Pages in This Submission 13

ENCLOSURES (Check all that apply)

- | | | |
|--|---|--|
| <input type="checkbox"/> Fee Transmittal Form
<input type="checkbox"/> Fee Attached
<input type="checkbox"/> Amendment/Reply
<input type="checkbox"/> After Final
<input type="checkbox"/> Affidavits/declaration(s)
<input type="checkbox"/> Extension of Time Request
<input type="checkbox"/> Express Abandonment Request
<input type="checkbox"/> Information Disclosure Statement
<input checked="" type="checkbox"/> Certified Copy of Priority Document(s) 11 pages
<input type="checkbox"/> Response to Missing Parts/ Incomplete Application
<input type="checkbox"/> Response to Missing Parts under 37 CFR 1.52 or 1.53 | <input type="checkbox"/> Drawing(s)
<input type="checkbox"/> Licensing-related Papers
<input type="checkbox"/> Petition
<input type="checkbox"/> Petition to Convert to a Provisional Application
<input type="checkbox"/> Power of Attorney, Revocation
Change of Correspondence Address
<input type="checkbox"/> Terminal Disclaimer
<input type="checkbox"/> Request for Refund
<input type="checkbox"/> CD, Number of CD(s) _____ | <input type="checkbox"/> After Allowance Communication to Technology Center (TC)
<input type="checkbox"/> Appeal Communication to Board of Appeals and Interferences
<input type="checkbox"/> Appeal Communication to TC (Appeal Notice, Brief, Reply Brief)
<input type="checkbox"/> Proprietary Information
<input type="checkbox"/> Status Letter
<input checked="" type="checkbox"/> Other Enclosure(s) (please identify below):
Return Postcard |
|--|---|--|

Remarks The Commissioner is authorized to charge any additional fees to Deposit Account 20-1430.

SIGNATURE OF APPLICANT, ATTORNEY, OR AGENT

Firm or Individual name	Townsend and Townsend and Crew LLP Richard T. Ogawa	Reg. No. 37,692
Signature		
Date	8/2/04	

CERTIFICATE OF TRANSMISSION/MAILING

I hereby certify that this correspondence is being deposited with the United States Postal Service with sufficient postage as first class mail in an envelope addressed to: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450 on the date shown below.

Typed or printed name TIFFANY WU

Signature

Date

8.2.04

BEST AVAILABLE COPY

证 明

10,773,592

本证明之附件是向本局提交的下列专利申请副本

CERTIFIED COPY OF
PRIORITY DOCUMENT

申 请 日 期: 2003. 12. 30

申 请 号 码: 2003101229594

申 请 类 别: 发明

发 明 名 称: 在集成电路器件的大马士革铜工艺中电容器制造的方法
及其结构

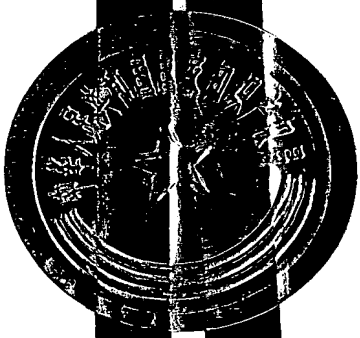
申 请 人: 中芯国际集成电路制造（上海）有限公司

发 明 人: 白启宏

中华人民共和国
国家知识产权局局长

王 景 川

2004 年 6 月 25 日



1. 一种形成用于集成电路器件的金属-绝缘体-金属的电容器结构的方法，包括：

- 5 形成双大马士革结构，其中所述双大马士革结构具有包括铜材料的第一导电部分，通过介电材料所述第一导电部分与第二导电部分隔开，所述第二导电部分在所述介电材料下通过第三导电部分耦合到所述第一导电部分，所述第一导电部分、所述介电材料和所述第二导电部分一起形成相对于所述第三导电部分的充分平坦的表面，所述第一导电部分和所述第二导电部分通过所述第三导电部分耦合，从而形成第一极板；

10 选择性地去除所述第一导电部分和所述第二导电部分之间的所述介电材料，以形成所述第一导电部分和所述第二导电部分确定的开口；

 在所述开口内形成绝缘层，从而形成电容器介电层；

- 在所述绝缘层上形成高于所述充分平坦的表面的铜层，以形成第二极板；并且
- 15 平坦化所述铜层来确定所述第二极板。

 2. 如权利要求 1 所述的方法，其中所述平坦化是化学机械抛光工艺。

 3. 如权利要求 1 所述的方法，其中所述第一极板和所述第二极板包括充分平坦化的铜材料。

- 20 4. 如权利要求 1 所述的方法，其中所述第一部分、所述第二部分和所述第三部分确定的所述开口包括确定在其上的阻障层。

 5. 如权利要求 1 所述的方法，其中所述第一部分和所述第二部分包括约 1 微米或更高的高度。

6. 如权利要求 1 所述的方法，其中沿着所述开口的所述第一部分和所述第二部分包括约 100 微米和更大的隔片。

25 7. 如权利要求 1 所述的方法，其中所述充分平坦的表面是通过化学机械抛光工艺形成的。

 8. 如权利要求 1 所述的方法，其中所述选择性地刻蚀是包括含氟物质的等离子刻蚀工艺后，再使用含 HF 物质的湿法刻蚀工艺。

9. 如权利要求 8 所述的方法，其中所述含 HF 物质的浓度为约 5% 或更少的 HF。

10. 如权利要求 8 所述的方法，其中一暴露由所述导电材料的第三部分所确定的阻障材料的一部分，所述等离子刻蚀工艺就结束。

5 11. 一种包括电容器结构的集成电路器件，包括：

半导体衬底；

在所述半导体衬底上形成的形成双大马士革结构，所述双大马士革结构包括：

包括铜材料的第一导电部分；

10 包括铜材料的耦合到所述第一导电部分的第二导电部分；

所述第一导电部分和所述第二导电部分确定的区域；

连接所述第一导电部分和所述第二导电部分的第三导电部分，所述第三导电部分在所述区域以下；

15 相对于所述第三导电部分的充分平坦的表面，所述充分平坦的表面包括所述第一导电部分的一部分和所述第二导电部分的一部分；

至少由所述第一导电部分、所述第二导电部分和所述第三导电部分形成的电容器第一块极板；

形成在所述第一导电部分和所述第二导电部分之间的所述区域中的开口；

20 形成在所述区域内的所述开口内的电容器绝缘层；

在所述绝缘层上形成的平坦化的铜层，所述平坦化的铜层具有与所述充分平坦的表面大约等高的表面；和

由所述平坦化的铜层的一部分所形成的第二极板。

25 12. 如权利要求 11 所述的方法，其中所述平坦化的铜层是化学机械抛光形成的。

13. 如权利要求 11 所述的方法，其中所述第一极板和所述第二极板包括充分平坦化的铜材料。

14. 如权利要求 11 所述的方法，其中由所述第一部分、所述第二部分和所述第三部分形成的所述开口包括确定在其上的阻障层。

15. 如权利要求 11 所述的方法，其中所述第一部分和所述第二部分高度约 1 微米或更高。

16. 如权利要求 11 所述的方法，其中所述区域内的所述开口包括约 100 微米和更大的隔片。

5 17. 如权利要求 11 所述的方法，其中所述第一导电部分包括第一插塞区和叠加的第一层区域，所述第二导电部分包括第一插塞区和叠加的第一层区域。

10

在集成电路器件的大马士革铜工艺中电容器制造的方法及其结构

5 技术领域

本发明是针对集成电路和半导体器件的制造工艺。更具体地讲，本发明提供了一种使用半导体器件制备中的双大马士革（damascene）铜工艺制作金属—绝缘体—金属（MIM）电容器的方法及其结构。比如说，本发明可以应用于各种器件中，如混合信号、模拟电路，信号处理器、微处理器和其他器件。但必须意识到，本发明有更广阔的应用范围。

背景技术

集成电路或“IC”从在硅的单芯片上制造几个互联器件逐渐发展到在单芯片上制造成百万的器件。当前的集成电路提供的性能和复杂性远远超过原来的想象。为了在芯片的复杂性和集成度（一定芯片面积上所含器件的数量）上有所提高，每一代 IC 的最小器件线宽的尺寸，也称为器件的“几何尺寸”，都在逐渐变小。现今制造的半导体器件的线宽已经小于 0.25 微米。

增加的电路集成度不仅提高了集成电路的复杂度和性能，而且还能为客户降低成本。一个集成电路生产设备通常价值上亿美金甚至几十亿美金。每个生产设备都有一定的晶圆片生产能力，每个晶圆片其上只能容纳一定数量的集成电路。所以，如果把集成电路的单个器件做得更小，单个晶圆片上就能制造更多器件，这样，就能增加生产设备的产量。但是制造更小的器件非常具有挑战性，因为集成电路制造中使用的每道工艺都有一个极限值。也就是说，一道给定的工艺通常只能使器件减小到一定的线宽尺寸，然后就需要要么改变工艺，要么改变器件布局。一个普遍的限制就是如何以有效的、精确的方式使用传统的工艺流程来集成一定的器件。

电容器结构已经集成到各种集成电路制造工艺流程中。这种电容器结构往往是需要将一块电容器极板通过电容器介电层耦合到另一块极板。

在两极板之间施加电势差，从而给电容器充电。这些电容器结构经常需要用高效紧凑的方式得到高电容值。很不幸，在不影响电容器结构提供的电容器值的情况下，很难把电容器做得更小更紧凑。本说明书通篇描述了这些限制以及其他的限制，并且以下将作更具体的描述。因此，一种高效、
5 高精确度的制造半导体器件的改良技术为人们所希望。

发明内容

根据本发明，提供了用于制造半导体器件的方法及其所得的器件结构。更具体地，本发明提供了一种使用制造半导体器件中的双大马士革铜
10 工艺来形成金属-绝缘体-金属（MIM）电容器的方法及其结构。本发明还具有广阔的应用范围。具体地，本发明可以用于各种器件，如混合信号、模拟信号、信号处理器、微处理器以及其他器件。

在一个优选的实施例中，本发明提供一种形成用于诸如混合信号这样的集成电路器件的金属-绝缘体-金属电容器结构的方法。本方法包括形成
15 双大马士革结构，其中所述结构具有包括铜材料的第一导电部分，通过介电材料所述第一导电部分与第二导电部分隔开。第二导电部分在介电材料下通过第三导电部分耦合到第一导电部分。第一导电部分、介电材料和第二导电部分一起形成相对于第三导电部分的充分平坦的表面。第一导电部分和第二导电部分通过第三导电部分耦合，从而形成第一极板。

20 本方法选择性地去除第一导电部分和第二导电部分之间的介电材料，以形成由第一导电部分和第二导电部分确定的开放区域。本方法还在开放区域内形成绝缘层，从而确定电容器介电层。本方法还在绝缘层上形成高于充分平坦的表面的铜层，以形成第二极板。本方法还平坦化铜层来确定第二极板。

25 在另一优选的实施例中，本发明提供了具有例如 MIM 这样的电容器结构的集成电路器件。这种集成电路器件具有半导体衬底和双大马士革结构，所述双大马士革结构叠加在所述半导体衬底上。具体地，所述双大马士革结构具有包括铜材料的第一导电部分，所述第一导电部分耦合到包括铜材料的第二导电材料。第一导电部分和第二导电部分之间确定了一区

域。在所述区域下的第三导电部分耦合到第二导电部分和第一导电部分。这里，“下面的”仅起描述的作用，与重力方向无关。

所述双大马士革结构还具有相对于第三导电部分形成的充分平坦的表面。所述充分平坦的表面包括第一导电部分的一部分和第二导电部分的一部分。电容器的第一极板至少由第一导电部分、第二导电部分和第三导电部分形成。器件具有形成在第一导电部分和第二导电部分之间的区域的一部分中的开口。电容器绝缘层形成在所述区域中的所述开口内。平坦化的铜层叠加在绝缘层上。所述平坦化的铜层与充分平坦的表面大约等高。第二极板由所述平坦化的铜层的一部分形成。

通过本发明可以获得许多优于传统技术的优点。例如，本发明更容易使用传统技术的工艺。在一些优选的实施例中，本发明仅使用单个掩模层来形成 MIM 电容器结构。此外，本发明提供了增加电容的三维结构。优选地，本发明可用于各种应用，例如混合信号和其他设备。根据实施例，可以获得一个或多个这些好处。在本发明的说明书中详细地描述了这些以及其他优点。

参考以下详细的描述和附图，可以更充分地理解本发明的各种另外的目标、特征和优点。

附图说明

图 1A 和图 1B 是根据本发明的一个优选实施例的用于集成电路器件的完整电容器结构的简化横截面图；和

图 2-5 是根据本发明的优选实施例说明制作电容器结构的方法的简图。

具体实施方式

本发明提供了用于制造半导体器件的多种技术。具体地，本发明使用半导体器件制造中的双大马士革铜工艺制造金属-绝缘体-金属（MIM）的方法及其结构。本发明在半导体制造中具有广泛的应用范围。而且，本发明可以应用于各种器件，如：信号处理器、微处理器和其他器件。

图 1A 和 1B 示出了本发明的其中一个优选实施例。图 1A 是根据本发明的优选实施例的用于集成电路器件的 MIM 电容器结构 100 的简化俯视图。该图只是作为一个示例，这里并不应该认为是限制权利要求的范围。本领域的一位普通技术人员都会认识到可以进行许多其他的变化、更改和替换。如图 1A 所示，电容器结构包括电容器绝缘层 111、平坦化的铜层 113、第一导电部分 117 和第二导电部分 119。

图 1B 示出了 MIM 电容器结构 100 的横截面图。MIM 电容器具有半导体衬底 101，如，硅晶圆片、绝缘体上硅和外延硅晶圆片。MIM 电容器还具有覆盖在半导体衬底 101 上而形成的双大马士革结构。这种双大马士革结构通常具有由铜材料淀积的第一导电部分 102 和也由铜材料淀积的第二导电部分 106。第一导电部分具有在介电材料 104 内的插塞 (plug) 区 105 和叠加 (overlying) 层区 107。第一导电部分 102 在与介电材料 104 紧贴的阻障层 109 内。第二导电部分 106 通过区 110 耦合到第一导电部分 102，所述区 110 是第一导电部分 102 和第二导电部分 106 之间的中间部分。第三导电部分 103 耦合到第一导电部分 102 和第二导电部分 106。因此，第三导电部分 103 位于区 110、第一导电部分 102 和第二导电部分 106 的下面 (underlying)。

相对于第三导电部分 103，双大马士革结构具有充分平坦的表面。这个充分平坦的表面由第一导电部分 102 的 117 部分和第二导电部分 106 的 119 部分的端面组成。电容器的第一块极板至少由第一导电部分 102、第二导电部分 106 和第三导电部分 103 形成。

如图 1B 所示，这个电容器结构具有一个开口，用于填充导电材料。该开口位于第一导电部分 102 和第二导电部分 106 之间。电容器绝缘层 111 (如，氧化物、二氧化硅、氮化硅和它们的组合) 在区 110 中的所述开口内形成。如图 1A 横截面图和图 1B 俯视图所示的，所述开口在大马士革结构之间。在一个优选的实施例中，所述开口的尺寸 (即 D') 大约为 $100\mu\text{m}$ 或更大。尺寸 (D') 的长度随具体应用而变化。

平坦化的铜层 113 叠加在绝缘层 111 上。平坦化的铜层 113 包括一表面，所述表面高于或略低于四周充分平坦的其他部分的表面，视应用的

具体实施例而定。通过多种技术，包括淀积、电镀和平坦化可以形成平坦化的铜层 113。电容器的第二块极板由平坦化的铜层 113 的一部分形成。

优选地，双大马士革结构由第一导电部分 102 和第二导电部分 106 组成。铜材料淀积在所述第一导电部分 102 和第二导电部分 106 中。而且，
5 通过这两个导电部分 102 和 106 之间所确定的区域，第二导电部分 106 耦合到第一导电部分 102。第三导电部分 103 位于导电部分 102 和 106 之间所确定的区域之下。相对于第三导电部分 103，双大马士革结构也有一个充分平坦的表面。这个充分平坦的表面包括第一导电部分 102 的一部分和第二导电部分 106 的一部分。电容器的第一块极板至少由第一导电部分
10 102、第二导电部分 106 和第三导电部分 103 形成。

所述 MIM 电容器具有另一开口，其形成在第一导电部分 102 和第二导电部分 106 之间的所述区域的一部分中。电容器绝缘层 111 形成在所述区域中的所述开口内。平坦化的铜层 113 叠加在绝缘层 111 上。平坦化的铜层 113 几乎和四周平坦的表面齐平。电容器的第二块极板由平坦化的铜
15 层 113 的一部分形成。本说明书中通篇都可以找到对制造本器件结构的方法的描述。根据本发明，在双大马士革工艺中形成电容器结构的优选方法可以概述如下：

- (1) 准备半导体衬底；
- (2) 在衬底上形成阻障层（如，钽，氮化钽）；
- 20 (3) 在阻障层上形成铜层；
- (4) 在铜层上形成包括氮化硅的阻障层；
- (5) 在阻障层上形成第一介电层（如：低 K 值材料，氟硅玻璃）；
- (6) 在第一介电层上形成氮化物层或氧氮化物层；
- (7) 在氮化物层或氧氮化物层上形成第二介电层（如：低 K 值材
25 料，氟硅玻璃）；
- (8) 在第二介电层上形成覆盖氮化物层；
- (9) 形成大马士革结构中的开口；
- (10) 在大马士革结构中填充铜金属；
- (11) 平坦化铜金属的表面；

(12) 掩盖暴露的介电材料上的表面;

(13) 执行等离子刻蚀工艺 (如 CH_2F_2), 以去除暴露的介电材料的第一部分;

5 (14) 执行选择性湿法刻蚀工艺 (如 HF) 来选择性地去除暴露的介电材料的第二部分, 直至阻障材料;

(15) 在上面两次刻蚀工艺构建出的开口内形成电容器介电层;

(16) 在开口内形成阻障层 (如, 钽, 氮化钽);

(17) 在开口内填充铜金属;

(18) 使用化学机械抛光来平坦化铜金属表面; 并且

10 (19) 按情况, 实施其他工艺。

如上所述的方法提供了一种根据本发明的优选实施例制造电容器结构的方法。工艺根据实际应用, 如上所述的方法的一些步骤可以合并, 甚至可以拆分。一些步骤可以以不同的顺序或次序实施。根据实施例, 还可以增加或删除某些步骤。

15 图 2—5 是说明根据本发明的优选实施例的用于形成电容器结构的方法的简图。这些简图仅是示例, 这里不应该认为是限制权利要求的范围。本领域的普通技术人员将认识到可以进行许多其他的变化、更改和替换。这些图中使用了同样的标号, 但是就像其他数字那样只作说明用。如图 2 所示, 本方法开始于提供半导体衬底, 如硅晶圆片。本方法在衬底上形成
20 阻障层 (如, 钽, 氮化钽)。本方法然后在阻障层上形成铜层 103。包括氮化硅的阻障层再覆盖在铜层 103 上, 封闭铜层 103。本方法在阻障层上形成第一介电层 (如, 低 K 材料, 氟硅玻璃)。本方法然后在第一介电层上形成氮化物层或氧氮化物层。在氮化物层或氧氮化物层上形成第二介电层 (如: 低 K 值材料, 氟硅玻璃)。在第二介电层 106 上形成覆盖氮化物
25 层。再次, 形成大马士革结构中的开口 102, 106。在开口中淀积铜金属, 再平坦化填充了铜金属的开口 102, 106。如图 2 所示, 大马士革结构中包括第一部分 106 和第二部分 102, 这两部分被区域 203 所隔离。区域 203 由介电材料 104 所形成, 并将在后道工序中被去除。

参考图 3, 一种方法在暴露的介电材料上的表面上形成掩模 301。掩

模可以是光刻材料，其然后将被显影并图案化。两个大马士革结构之间的区域也将被曝光并图案化。这里，本方法实施等离子刻蚀工艺，以去除暴露的介电材料的第一部分 102。本方法然后通过湿法刻蚀来选择性地刻蚀，以去除暴露的介电材料的第二部分 106，直至阻障层，如图 4 所示。

- 5 本方法然后在如上的刻蚀工艺中构建出的开口内形成电容器介电层 111。这层电容器介电层可以是任何适合的材料，如，氮化硅、氧化硅和它们的组合。电容器介电层也可以通过化学气相淀积来形成。本方法在槽内电容器绝缘层上形成阻障层（如，钽，氮化钽）。

- 10 参考图 5，选定铜金属 503 来填充开口。使用公知技术来电镀这层铜金属。然后，使用化学机械抛光来平坦化这层铜金属 503。区域 503 的余下部分就是电容器的第二块极板。根据实施例，还可以有其他步骤。根据实际应用，如上所述的一些步骤可以合并，甚至可以拆分。一些步骤可以以不同的顺序或次序来实施。根据实施例，可以增加或删除一些步骤。

- 15 还应该理解，这里所述的示例和实施例只起说明的目的，并且本领域的技术人员将根据所述示例和实施例，建议各种更改和变化，这些更改和变化都包括在本申请的精神和范围以及所附权利要求的范围内。

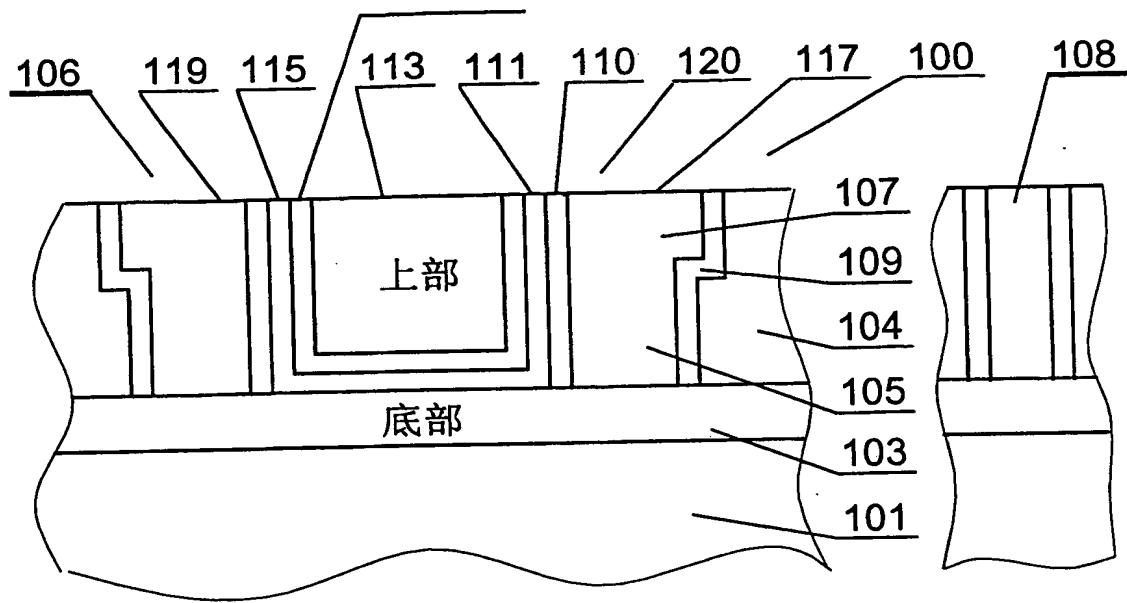


图1B

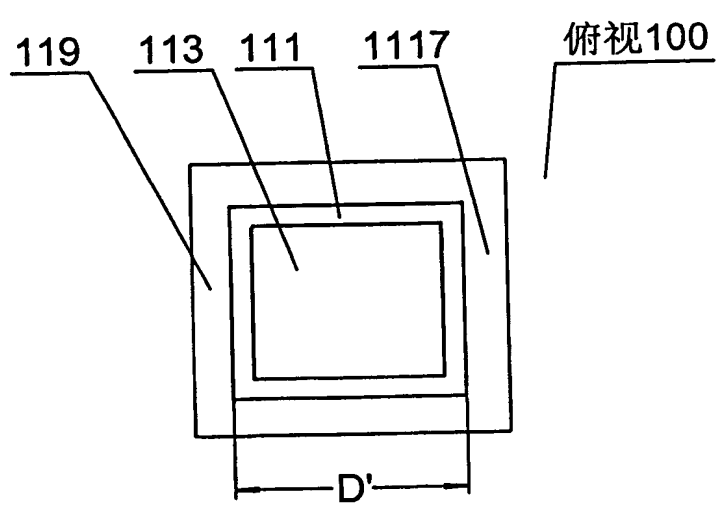


图1A

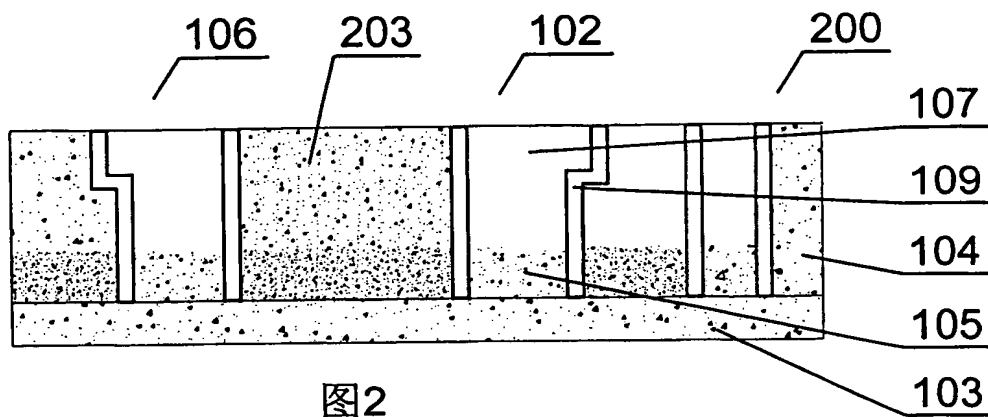


图2

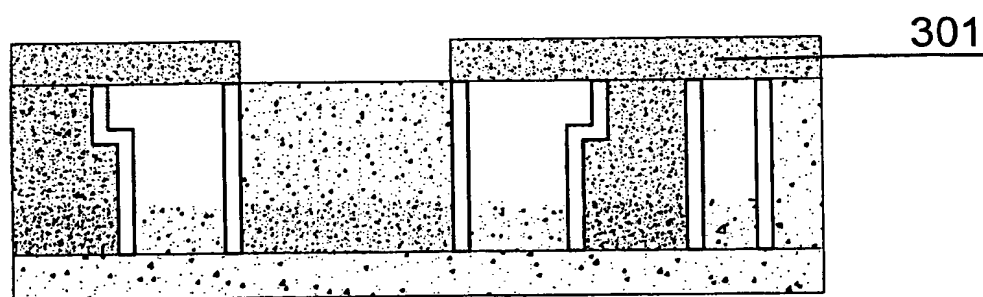


图3

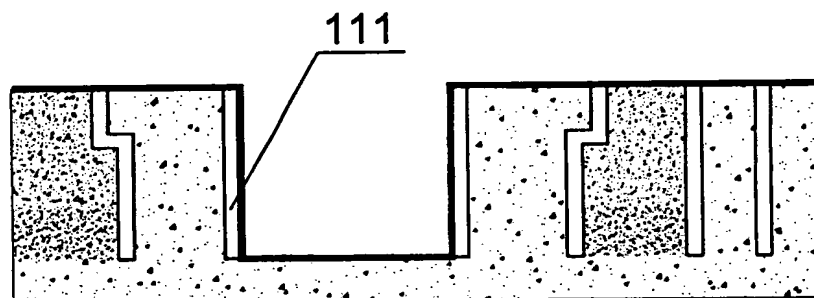


图4

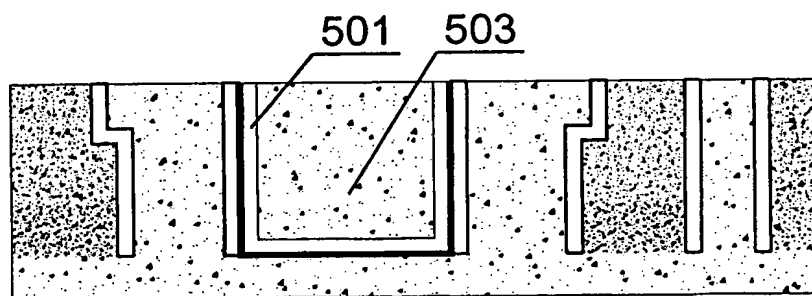


图5